

Scanned 2/17/2005

DIALOG(R)File 347:JAPIO

(c) 2005 JPO & JAPIO. All rts. reserv.

03533120 **Image available**

LIQUID CRYSTAL DISPLAY DEVICE

PUB. NO.: 03-196020 [JP 3196020 A]

PUBLISHED: August 27, 1991 (19910827)

INVENTOR(s): SATO SHUNICHI

APPLICANT(s): CASIO COMPUT CO LTD [350750] (A Japanese Company or
Corporation), JP (Japan)

APPL. NO.: 01-336049 [JP 89336049]

FILED: December 25, 1989 (19891225)

INTL CLASS: [5] G02F-001/136; G02F-001/1333; H01L-027/12; H01L-029/784

JAPIO CLASS: 29.2 (PRECISION INSTRUMENTS -- Optical Equipment); 42.2
(ELECTRONICS -- Solid State Components)

JAPIO KEYWORD:R011 (LIQUID CRYSTALS)

JOURNAL: Section: P, Section No. 1278, Vol. 15, No. 460, Pg. 147,
November 21, 1991 (19911121)

ABSTRACT

PURPOSE: To securely insulate an image element electrode from an electrode for storage capacity and to enable increase of storage capacity per unit area by forming a conductive film on an insulating film coating the circumference of the image element electrode of a thin film transistor panel, and providing storage capacity having a structure formed by connecting the conductive film with the common electrode of opposite panel.

CONSTITUTION: The opaque conductive film 117 is formed on the protective insulating film 116 coating the circumference of the image element electrode 112. All of the films 117 of each image element region are connected by the connecting media 117a across gate lines 114 along the direction of a gate line 115, and they are electrically connected with the common electrode 122 of the opposite panel 102. This insulating film 1116 can select a thickness and a material comparatively freely, differing from the case of the gate insulating film 113b, thus permitting this insulating

film to be set to a small thickness a material high in dielectric constant to be selected, and accordingly, capacity per unit area to be remarkably enhanced as compared with the conventional ones.

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平3-196020

⑬ Int. Cl.⁵ 識別記号 庁内整理番号 ⑭ 公開 平成3年(1991)8月27日
 G 02 F 1/136 5 0 0 9018-2H
 1/1333 5 0 5 8806-2H
 H 01 L 27/12 A 7514-5F
 29/784
 9056-5F H 01 L 29/78 3 1 1 C
 審査請求 未請求 請求項の数 3 (全10頁)

⑮ 発明の名称 液晶表示装置

⑯ 特 願 平1-336049

⑰ 出 願 平1(1989)12月25日

⑱ 発 明 者 佐 藤 俊 一 東京都八王子市石川町2951番地の5 カシオ計算機株式会社
 八王子研究所内

⑲ 出 願 人 カシオ計算機株式会社 東京都新宿区西新宿2丁目6番1号

⑳ 代 理 人 弁理士 阪本 紀康

明 細 書

1. 発明の名称

液 晶 表 示 装 置

2. 特許請求の範囲

(1) 絶縁基板上に、透明な画素電極及び該画素電極に接続された薄膜トランジスタをマトリクス状に複数配設すると共に、ゲートライン及びドレインラインを前記複数の画素電極の間を縦って縦横に配設してなる薄膜トランジスタパネルと、

該薄膜トランジスタパネルと対向して配置され、全面に透明な共通電極を配設してなる対向パネルと、

該薄膜トランジスタパネルと該対向パネルとの間に封入された液晶とを備えた液晶表示装置において、

前記薄膜トランジスタパネルの画素電極上の周辺部に絶縁膜を介して導電膜を設け、該導電膜を前記対向パネルの共通電極に接続した構成からなる蓄積容量を備えたことを特徴とする液晶表示装

置。

(2) 前記画素電極は前記薄膜トランジスタに直接接続されると共に、その周辺部は前記ゲートライン及びドレインラインの近傍まで延長して設けられていることを特徴とする請求項1記載の液晶表示装置。

(3) 前記薄膜トランジスタ、ゲートライン及びドレインライン上は絶縁膜で覆われており、前記画素電極は該絶縁膜に形成されたコンタクトホールを介して前記薄膜トランジスタに接続されると共に、その周辺部は前記ゲートライン及びドレインライン上にまで延長して設けられていることを特徴とする請求項1記載の液晶表示装置。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、例えば液晶テレビ等に組み込まれるアクティブマトリクス型の液晶表示装置に係り、特にはその表示特性を向上させるために蓄積容量の付加された液晶表示装置に関する。

(従 来 の 技 術)

第9図は従来の液晶表示装置の平面図であり、第10図は第9図におけるA-A断面図である。

従来の液晶表示装置は、第10図に示されるように、薄膜トランジスタパネル1と、これに対向して配置された対向パネル2と、これら2つのパネル間に封入された液晶3とから構成されている。なお、第9図には、対向パネル2と液晶3を省略して薄膜トランジスタパネル1のみが示されている。

薄膜トランジスタパネル1は、第9図に示されるように、ガラス等でできた透明な絶縁基板11上に、透明な画素電極12と、この画素電極12に接続されたスイッチング素子としての薄膜トランジスタ13とが、マトリクス状に複数配置されている。それと共に、絶縁基板11上には、上記複数の画素電極12の間を縦って縦横にゲートライン14及びドレインライン15を配設した構成となっている。

上記薄膜トランジスタ13の構成は、第10図に具体的に示されている。すなわち、絶縁基板1

1上の所定箇所に、ゲート電極13aが上記ゲートライン14の一部としてバターン形成され、その全面が窒化シリコン膜等からなるゲート絶縁膜13bで覆われている。更にその上には、ゲート電極13aとほぼ対向する箇所にa-Si(アモルファスシリコン)からなるa-Si半導体層13cが形成され、その上の両側には、n型不純物が高濃度に導入されたコンタクト用のn⁺-a-Si半導体層13d及びアルミニウム等からなるコンタクト用の金属膜13eが積層されている。そして、一方のコンタクト用金属膜13e上には、ドレイン電極13fが上記ドレインライン15の一部として形成され、また、もう一方のコンタクト用金属膜13e上の端部からゲート絶縁膜13b上にかけて上記の画素電極12が形成されている。そして、これらの全面が保護絶縁膜16で覆われている。なお、ドレインライン15上も保護絶縁膜16で覆われ、またゲートライン14上はゲート絶縁膜13bと保護絶縁膜16とにより2重に覆われている。

更に、絶縁基板11上には、画素電極12の直下にゲート絶縁膜13bを隔てて透明な導電膜17(第9図中では斜線で示されている部分)が形成されている。そして、各画素領域毎の導電膜17は全てドレインライン15の下方を横切りながらゲートライン14の配線方向に沿って結線され、かつ、後述する共通電極22に基板外で電気的に接続されている。

一方、対向パネル2は、ガラス等でできた透明な絶縁基板21上の全面に、透明な共通電極22が配設された構造である。なお、上述したゲートライン14やドレインライン15の周辺領域からの光漏れを防止するために、共通電極22上には、上記薄膜トランジスタパネル1の全領域のうち画素電極12を除いた領域とほぼ対向する箇所に、いわゆるブラックマトリクスと称される遮光膜が配設される場合もあり、或いは更に、カラー表示を行うものにおいては各画素電極12と対向する箇所に赤、緑、青等のカラーフィルタが配設される場合もある。

以上の構成において、画素電極12の直下に導電膜17を設けたのは、以下の理由による。すなわち、画素電極12と共通電極22とによって挟まれた液晶3の持つ容量は液晶3の層厚(ギャップ長)や材質等で小さく制限されてしまい、これによって表示特性も制限されてしまう。そこで、表示特性を向上させるためには、新たな容量(蓄積容量)を液晶3の持つ容量と並列に付加して、実質的に全体の容量を大きくしてやるのが考えられる。そこで、上述したように画素電極12の直下にゲート絶縁膜13bを隔てて導電膜17を配設し、この導電膜17を共通電極22に接続することにより、導電膜17が蓄積容量用の電極として作用し、かつゲート絶縁膜13bが蓄積容量用の絶縁膜として作用することになる。この場合における1つの画素の等価回路は、第11図のよう示すことができる。同図において、C_{LC}は液晶3の持つ容量、C_{GS}はゲート電極13aと画素電極12との重なりによって生じる容量、そしてC_{LC}と並列に接続されたC_{ST}は上記の導電膜17

と画素電極12との間で形成される蓄積容量である。

(発明が解決しようとする課題)

従来の液晶表示装置における蓄積容量 C_{st} は、上述したように画素電極12の直下に蓄積容量用電極としての導電膜17を設けて形成され、その間のゲート絶縁膜13bを蓄積容量用絶縁膜として利用しているので、次のような問題点が生じていた。

第1に、上記構成の液晶表示装置を製造するには、最初の工程で蓄積容量用電極としての導電膜17を形成する必要があるため、その後続工程の熱処理やエッチング等で導電膜17上のゲート絶縁膜13bにピンホール等が生じやすく、そのピンホール等を介して導電膜17と画素電極12とが短絡してしまう場合があった。これが短絡すると、画素電極12と共通電極22とが常に同電位になってしまい、液晶3を駆動することができなくなる。

第2に、蓄積容量用の絶縁膜はゲート絶縁膜1

3bを利用しているので、その厚さはゲート絶縁膜13bに要求される絶縁性を確保できる程度に厚く設定せざるを得ず、またその材質もゲート絶縁膜13bに要求される特性に応じて限定されてしまう。そのため、蓄積容量の単位面積当たりの容量がどうしても小さくなってしまい、所望の大きさの容量を得るためには、大面積化せざるを得ないという問題があった。例えば、ゲート絶縁膜13bの厚さは4000Å程度以上必要であり、またその材質もシリコン窒化膜のような誘電率の小さいものが使用されるため、どうしても単位面積当たりの容量が小さくなり、従って蓄積容量用電極としての導電膜17は第9図に明らかなように画素電極12とほとんど同じ程度まで広く形成しなければならなかった。

以上のことから、結果的に、製造上の歩留りが低く抑えられていた。

本発明は、上記従来の問題点に鑑みてなされたものであり、その目的は、画素電極と蓄積容量用電極との間を確実に絶縁でき、かつ単位面積当た

りの蓄積容量を大きくすることのできる液晶表示装置を提供することにある。

(課題を解決するための手段)

本発明は、絶縁基板上に透明な画素電極及び該画素電極に接続された薄膜トランジスタをマトリクス状に複数配設すると共に、ゲートライン及びドレインラインを前記複数の画素電極の間を縫って縦横に配設してなる薄膜トランジスタパネルと、該薄膜トランジスタパネルと対向して配置され、全面に透明な共通電極を配設してなる対向パネルと、該薄膜トランジスタパネルと該対向パネルとの間に封入された液晶とを備えた液晶表示装置において、前記薄膜トランジスタパネルの画素電極上の周辺部に絶縁膜を介して導電膜を設け、該導電膜を前記対向パネルの共通電極に接続した構成からなる蓄積容量を備えたことを特徴とするものである。

また、他の発明は、上記構成からなる液晶表示装置において、前記画素電極が前記薄膜トランジスタに直接接続されると共に、その周辺部が前記

ゲートライン及びドレインラインの近傍まで延長して設けられていることを特徴とするものである。

更に他の発明は、上記構成からなる液晶表示装置において、前記薄膜トランジスタ、ゲートライン及びドレインライン上が絶縁膜で覆われており、前記画素電極が該絶縁膜に形成されたコンタクトホールを介して前記薄膜トランジスタに接続されると共に、その周辺部が前記ゲートライン及びドレインライン上にまで延長して設けられていることを特徴とするものである。

(作 用)

画素電極上に形成される絶縁膜(例えば保護絶縁膜)は、ゲート絶縁膜と違って厚さや材質を比較的自由に選択できる。本発明では、このように厚さ及び材質を自由に選択できる絶縁膜を蓄積容量用の絶縁膜として使用するので、この絶縁膜の厚さを薄く設定し、かつ材質も誘電率の大きなものを選択することにより、単位面積当たりの容量を従来よりも著しく大きくすることが可能になる。

このように単位面積当たりの容量を大きくでき

特開平3-196020 (4)

るので、画素電極上の周辺部にのみ蓄積容量を形成しても、従来よりも大きな蓄積容量が得られる。すなわち、小さな面積で、大きな蓄積容量が得られる。

また、画素電極上の絶縁膜とその上の導電膜（蓄積容量用電極）とは、ほとんど最終工程で形成されるので、絶縁膜にピンホール等の欠陥ができることはなく、よって画素電極と蓄積容量用電極との間が短絡するようなことはなくなる。

更に、画素電極をゲートライン及びドレインラインの近傍、或いはその上方まで延長して設け、その上の周辺部に蓄積容量を形成した場合は、有効画素領域内に蓄積容量を形成せずに済み、よって開口率を下げずに済む。しかもこの場合は、蓄積容量用の電極として不透明な導電膜を用いることにより、この導電膜を遮光膜として利用することもできる。

〔実施例〕

以下、本発明の実施例について、図面を参照しながら説明する。

ライン115が、上記複数の画素電極112の間を縫って縦横に配設されている。なお、画素電極112は、第9図に示した従来のものよりも、よりゲートライン114及びドレインライン115に近接した位置まで延長して設けられており、従来よりも大きな面積となっている。

上記薄膜トランジスタ113の構成は従来と同様であり、第2図に具体的に示されている。すなわち、絶縁基板111上の所定箇所に、ゲート電極113aが上記ゲートライン114の一部としてパターン形成され、その全面が窒化シリコン膜等からなるゲート絶縁膜113bで覆われている。更にその上には、ゲート電極113aとほぼ対向する箇所にa-Si半導体層113cが形成され、その上の両側には、n型不純物が高濃度に導入されたコンタクト用のn⁺-a-Si半導体層113d及びアルミニウム等からなるコンタクト用の金属膜113eが積層されている。そして、一方のコンタクト用金属膜113e上には、クロム等からなるドレイン電極113fが上記ドレインラ

第1図は本発明の液晶表示装置の一実施例の平面図であり、第2図、第3図及び第4図は第1図におけるA-A断面図、B-B断面図及びC-C断面図である。なお、第1図には、対向パネルと液晶を省略して薄膜トランジスタパネルのみを示した。

本実施例の液晶表示装置は、第2図～第4図に示されるように、薄膜トランジスタパネル101と、これに対向して配置された対向パネル102と、これら2つのパネル間に封入された液晶103とから構成されている。

薄膜トランジスタパネル101は、第1図に示されるように、ガラス等でできた透明な絶縁基板111上に、ITO膜等からなる透明な画素電極112と、この画素電極112に接続されたスイッチング素子としての薄膜トランジスタ113とが、マトリクス状に複数配設されている。それと共に、絶縁基板111上には、上記複数の薄膜トランジスタ113からそれぞれ延びる、クロム等の金属でできたゲートライン114及びドレイン

ライン115の一部として形成され、また、もう一方のコンタクト用金属膜113e上からゲート絶縁膜113b上にかけて上記の画素電極112が形成されている。そして、これらの全面が保護絶縁膜116で覆われている。なお、ドレインライン115上も、第3図に示されるように保護絶縁膜116で覆われ、またゲートライン114上は、第4図に示されるようにゲート絶縁膜113bと保護絶縁膜116とにより2重に覆われている。

更に、画素電極112上の周辺部、具体的には画素電極112の全領域から従来の画素電極12（第9図参照）に相当する領域を除いた部分（第1図中に斜線で示す部分）に、上記の保護絶縁膜116を介して不透明な導電膜117が形成されている。詳しくは後述するが、この導電膜117が蓄積容量用の電極となる。そして、各画素領域毎の導電膜117の全てが、第1図に示されるようにドレインライン115の配線方向に沿って、ゲートライン114の上方を横切るように結線部117aを介して結線され、かつこれらは、後述

特開平3-196020(5)

する対向パネル102の共通電極122に基板外で電氣的に接続されている。

一方、対向パネル102は、ガラス等でできた透明な絶縁基板121上の全面に、透明な共通電極122が配設された構造である。なお、カラー表示を行う場合には、共通電極122上における各画素電極112と対向する箇所に赤、緑、青等のカラーフィルタを配設するようにしてもよい。

本実施例では、上述したように画素電極112上の周辺部に保護絶縁膜116を介して導電膜117を配設し、この導電膜117を共通電極122に接続することにより、導電膜117が蓄積容量用の電極として作用し、かつ保護絶縁膜116が蓄積容量用の絶縁膜として作用する。この場合における1つの画素の等価回路は従来と同様であり、第11図のように表すことができる。

このように本実施例では画素電極112上の周辺部に蓄積容量 C_{st} を形成したことにより、次のような効果が得られる。

第1に、蓄積容量用の絶縁膜として用いられる

保護絶縁膜116は、従来利用していたゲート絶縁膜113bと違って厚さや材質を比較的自由に選択できるので、この保護絶縁膜116の厚さを可能な範囲内で薄く設定し、かつ材質も誘電率の大きなものを選択することにより、単位面積当たりの容量を従来よりも著しく大きくすることができる。例えば、絶縁膜の厚さだけを考えてみても、ゲート絶縁膜113bに要求される厚さが4000Å以上であるのに対し、保護絶縁膜116はその半分の2000Å以下に薄くすることが可能なので、単位面積当たりの容量を従来の2倍以上に大きくすることができ、よって従来の半分以下の面積で従来と同程度の蓄積容量を得ることができる。従って、蓄積容量の形成される領域が画素電極116上の周辺部という小面積領域であっても、十分に必要な容量を確保することができる。

第2に、保護絶縁膜116とその上の導電膜117とは、薄膜トランジスタ113の形成が済んだ後の、ほとんど最終工程で形成されるので、保護絶縁膜116にピンホール等の欠陥ができるこ

とがなく、よって画素電極112と蓄積容量用電極（導電膜117）との間の短絡を防止して、確実に絶縁することができる。

第3に、画素電極112をゲートライン114及びドレインライン115のごく近傍まで延長して設け、その上の周辺部（画素電極112の全領域から従来の画素電極12に相当する領域を除いた部分）に不透明な導電膜117を形成したので、この導電膜117がゲートライン114及びドレインライン115の周辺からの漏れ光を遮断する遮光膜としても作用する。このことから、対向パネル102に遮光膜を形成する必要がなくなる。しかも、この導電膜117は上記のように有効画素領域の外に形成されているので、開口率を下げる心配もない。

次に、第5図は本発明の液晶表示装置の他の実施例の平面図であり、第6図、第7図及び第8図は第5図におけるA-A断面図、B-B断面図及びC-C断面図である。なお、第5図には、対向パネルと液晶を省略して薄膜トランジスタパネル

のみを示した。

本実施例は、薄膜トランジスタパネル101において、前記実施例と比べ画素電極112及びその上に形成される蓄積容量の構造を変えたものであり、その他の構成は前記実施例と同じである。

上記の第5図～第8図に示されるように、薄膜トランジスタパネル101では、前記実施例と同様に、絶縁基板111上に薄膜トランジスタ113がマトリクス状に複数配設され、そこから縦横にゲートライン114及びドレインライン115が延びている。上記薄膜トランジスタ113の構成は前記実施例と全く同一であるが、薄膜トランジスタ113並びにゲートライン114及びドレインライン115上を含む全面は保護絶縁膜116で覆われている。そして、この保護絶縁膜116上に画素電極112が形成され、画素電極112と薄膜トランジスタ113のコンタクト用金属膜113eとの接続は保護絶縁膜116に形成されたコンタクトホール116aを介して行われている。しかも、画素電極112は、ゲートライン

特開平3-196020 (6)

114及びドレインライン115上にオーバーラップするまで延長して設けられており、前記実施例よりも更に大きな面積となっている。

また、画素電極112及び保護絶縁膜116上の全面を覆って蓄積容量用の絶縁膜118が形成されている。そして、画素電極112上の周辺部、具体的には画素電極112の全領域から従来の画素電極12（第9図参照）に相当する領域を除いた部分（第5図中に斜線で示す部分）に、上記の絶縁膜118を介して不透明な蓄積容量用の導電膜119が形成されている。そして、各画素領域毎の導電膜119の全てが、第5図に示されるようにドレインライン115の配線方向に沿って、ゲートライン114の上方を横切るように結線部119aを介して結線され、かつこれらは、前記実施例と同様な構成からなる対向パネル102の共通電極122に基板外で電気的に接続されている。

本実施例では、上述したように画素電極112上の周辺部に絶縁膜118を介して導電膜119

を配設し、この導電膜119を共通電極122に接続したことにより、導電膜119が蓄積容量用の電極として作用し、かつ絶縁膜118が蓄積容量用の絶縁膜として作用する。この場合における1つの画素の等価回路も従来と同様であり、第11図のように表すことができる。

このように本実施例では、画素電極112上の周辺部に、新たな絶縁膜118を用いて蓄積容量 C_{st} を形成したことにより、その単位面積当たりの容量を一層大きくすることができる。すなわち、上記絶縁膜118は、蓄積容量専用の絶縁膜として、その厚さや材質を全く自由に設定できるので、厚さを極力薄くし、かつ誘電率の非常に大きな材質を選ぶことにより、その単位面積当たりの容量を著しく大きくすることが可能になる。例えば、誘電率 $\epsilon \approx 30$ 程度の高誘電率を持つタンタル酸化膜(Ta_2O_5)を厚さ2000Å程度に薄く堆積させることにより上記の絶縁膜118を形成した場合は、従来のゲート絶縁膜（誘電率 $\epsilon \approx 8$ 、厚さ4000Å）を利用する場合と比較して、厚さを2分の1、誘

電率を約4倍にできるので、単位面積当たりの容量は従来の約8倍にも増やすことができる。従って、従来の8分の1の面積で従来と同程度の蓄積容量を得ることができる。

また、画素電極112の周辺部がゲートライン114及びドレインライン115上まで拡張されたことに伴い、その上に形成される不透明な導電膜119も同様な範囲まで拡張されるので、ゲートライン114及びドレインライン115の周辺から漏れようとする光を前記実施例よりも一層確実に遮断することができる。

なお、上記の各実施例では、蓄積容量用電極としての導電膜117、119に不透明な材質のものを使用した。遮光膜としての働きが必要なければ、透明な材料を使用してもよい。

また、開口率が低下してもよければ、画素電極をゲートライン及びドレインラインの近傍、或いはその上方まで延長して設ける必要もなく、従来と同様な大きさの画素電極上の周辺部に蓄積容量を形成するようにしてもよい。

更に、本発明では、薄膜トランジスタの構造は上記実施例のものに限定されることはなく、どのようなタイプのものであってもよい。

〔発明の効果〕

本発明によれば、画素電極上の周辺部に蓄積容量を形成するので、その蓄積容量用の絶縁膜及び電極の形成はほとんど最終工程で行われる。よって上記絶縁膜の受ける損傷が少なく、ピンホール等もできないので、画素電極と蓄積容量用電極との間を確実に絶縁することができる。また、ゲート絶縁膜とは別の絶縁膜を蓄積容量用絶縁膜として使用する。その膜厚や材質を自由に選択でき、よって単位面積当たりの容量を大きくでき、小面積で必要な容量を得ることができる。これらのことから、結果的に、製造上の歩留りを大幅に向上させることができる。

更に、画素電極をゲートライン及びドレインラインの近傍、或いはその上方まで延長して設け、その上の周辺部に蓄積容量を形成した場合は、有効画素領域内に蓄積容量を形成せずに済み、よ

特開平3-196020 (7)

て蓄積容量用の導電膜を遮光膜として使用した場合であっても、開口率を下げずに済む。

4. 図面の簡単な説明

第1図は本発明の液晶表示装置の一実施例の平面図、

第2図、第3図及び第4図は第1図におけるA-A断面図、B-B断面図及びC-C断面図、

第5図は本発明の液晶表示装置の他の実施例の平面図、

第6図、第7図及び第8図は第5図におけるA-A断面図、B-B断面図及びC-C断面図、

第9図は従来の液晶表示装置の平面図、

第10図は第9図におけるA-A断面図、

第11図は上記従来の液晶表示装置における1つの画素の等価回路を示す回路図である。

101・・・薄膜トランジスタパネル、

111・・・絶縁基板、

112・・・画素電極、

113・・・薄膜トランジスタ、

114・・・ゲートライン、

115・・・ド레인ライン、

116・・・保護絶縁膜、

117・・・導電膜、

118・・・絶縁膜、

119・・・導電膜、

102・・・対向パネル、

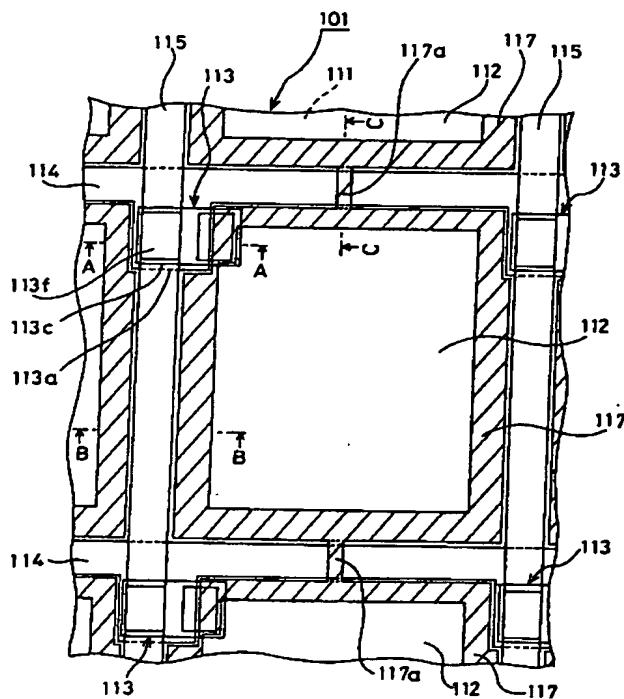
121・・・絶縁基板、

122・・・共通電極、

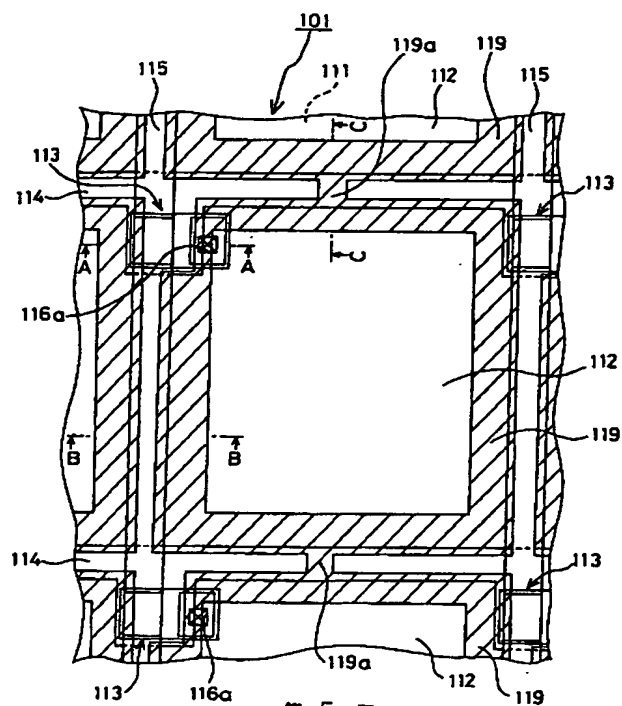
103・・・液晶。

特許出願人

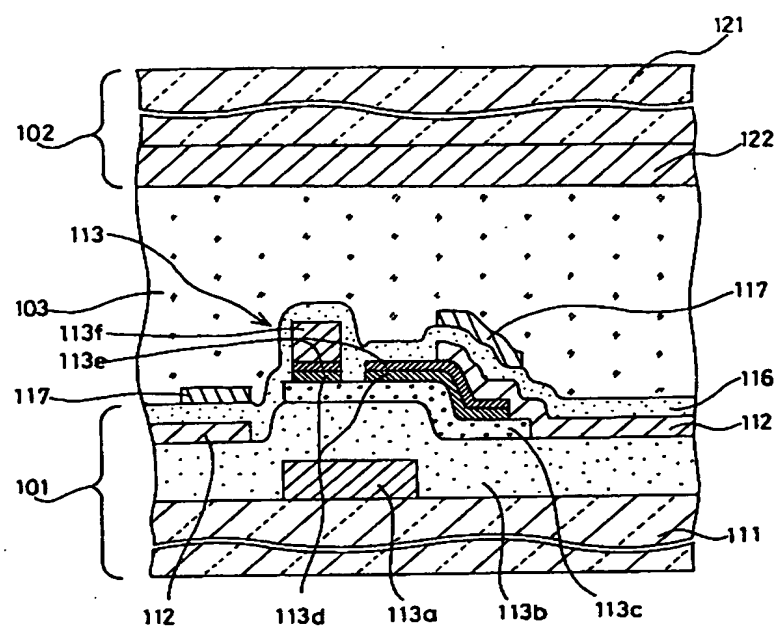
カシオ計算機株式会社



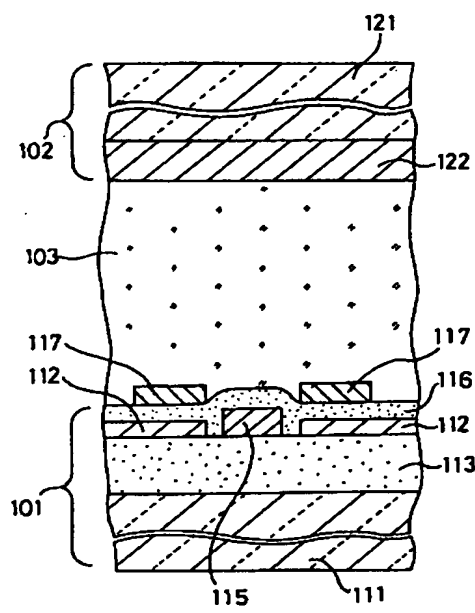
第1図



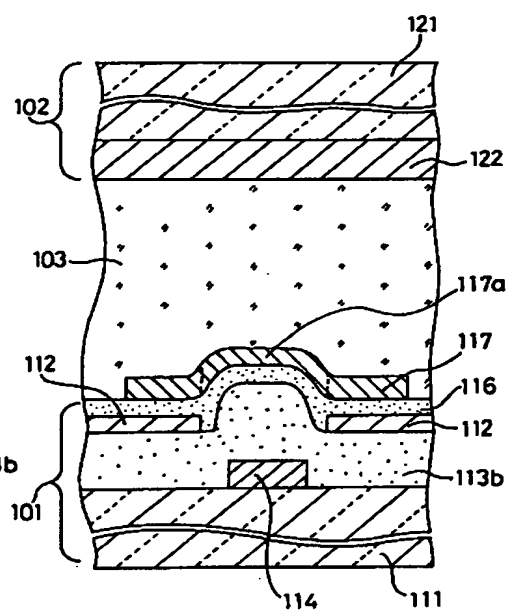
第5図



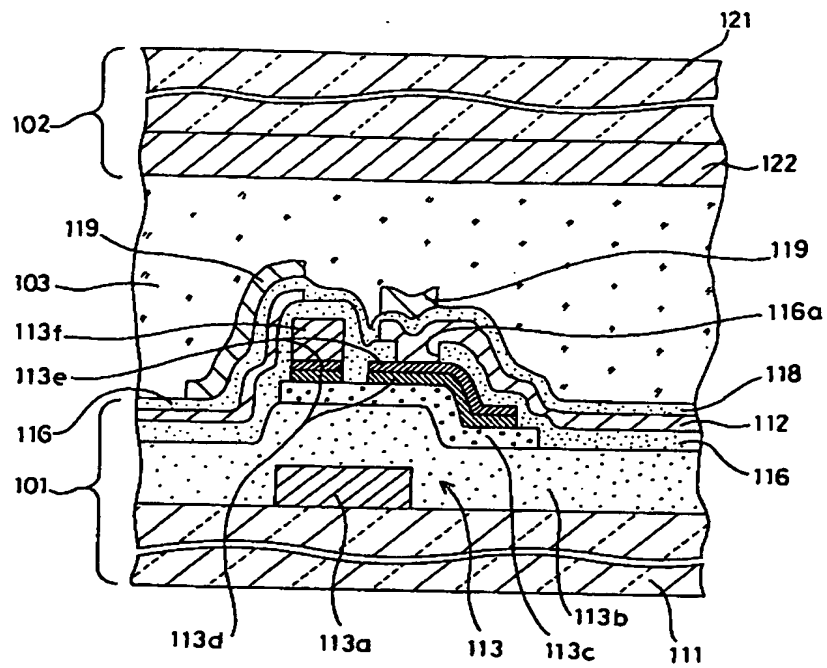
第 2 図



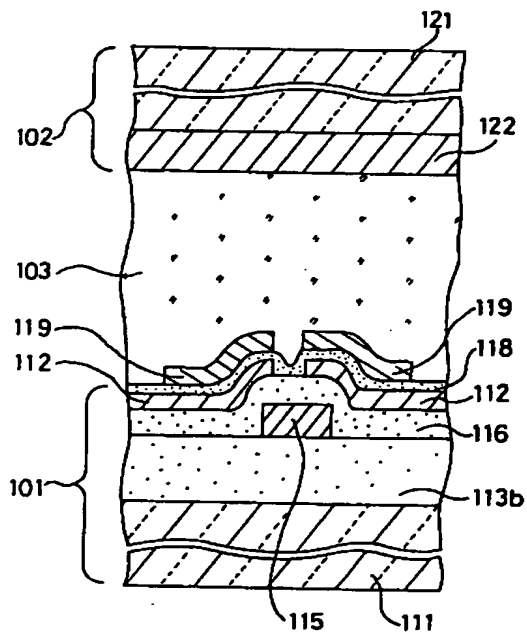
第 3 図



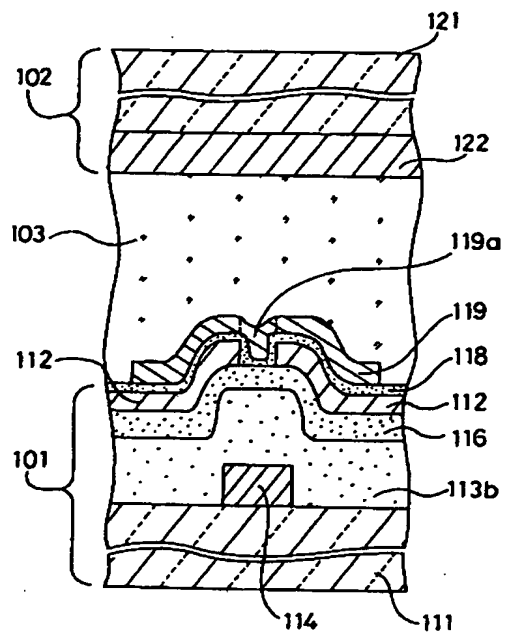
第 4 図



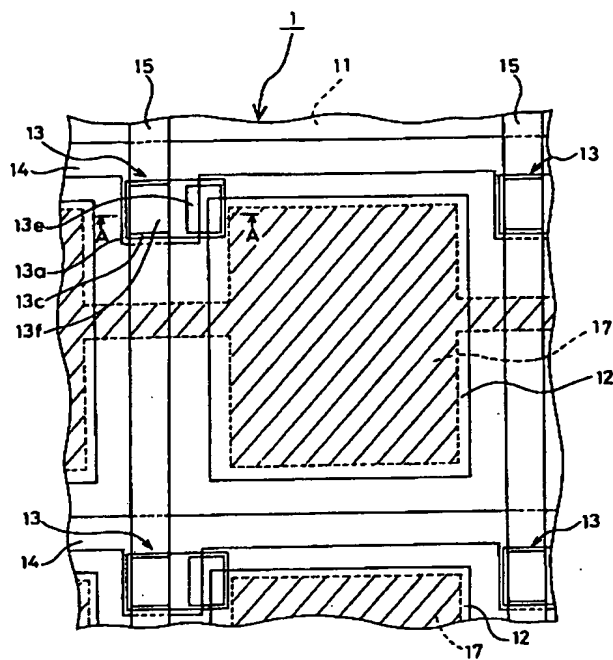
第 6 図



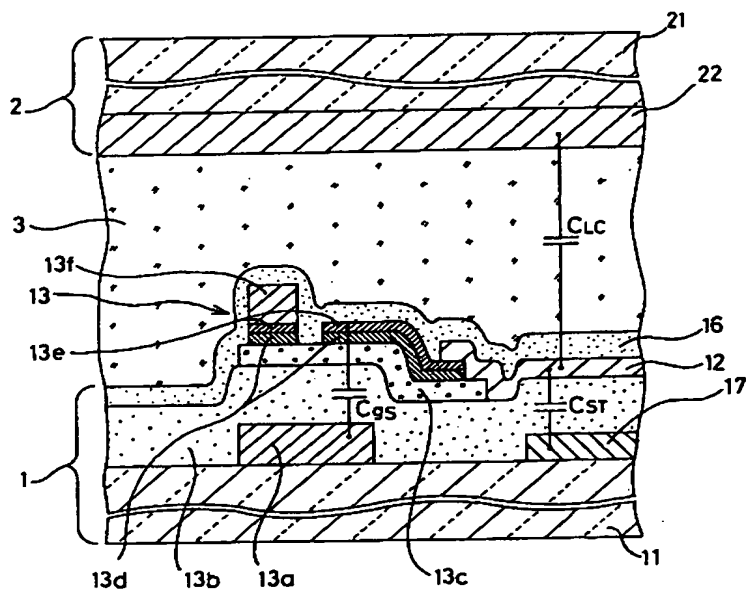
第 7 図



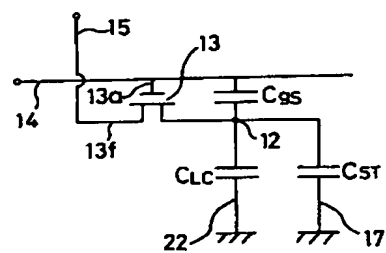
第 8 図



第 9 図



第 10 図



第 11 図